

L 12. CIRCUITUL PLL

12.1. Noțiuni teoretice

12.1. a. Introducere

Circuitele PLL (Phase Locked Loop) sau buclele cu calare pe fază prelucrează semnale alternative, având largi aplicații în telemetrie sau telecomunicații. Se utilizează ca demodulatoare pentru semnale modulate în frecvență (MF), în sinteza frecvențelor, la sincronizare la transmiterea datelor, codarea și decodarea telemetrică, stabilizarea frecvențelor, filtrarea zgomotelor etc.

Deși principiul de funcționare al PLL este cunoscut de multă vreme în sistemele de comunicație, utilizarea lor a devenit eficientă pentru aplicațiile de uz general abia după ce progresele în tehnologia integrată au permis realizarea lor monolitică. Ele apar astăzi ca module universale, caracteristice circuitelor de prelucrare a frecvenței.

12.1.b. Principiul calării pe fază

Buclo PLL poate fi privită ca un sistem de reglaj automat al frecvenței f_2 a unui semnal generat de un oscilator (*Fig. 15.1.1.*). Această frecvență trebuie să rămână egală cu valoarea prescrisă f_1 , indiferent de perturbațiile p care acționează în sistem: zgomote externe, variația parametrilor generatorului sub influența temperaturii sau a tensiunii de alimentare etc. Orice modificare a frecvenței f_2 față de valoarea f_1 este transmisă prin reacție negativă la intrare. Eroarea $e = f_1 - f_2$ furnizată de elementul de comparație Ceste prelucrată după o anumită lege $f_2(e)$, până la atingerea frecvenței f_1 . În acest moment se spune că sistemul a captat frecvența f_1 , sau s-a prins pe această frecvență. Mai mult, captarea frecvenței f_1 este însoțită de sincronizarea celor două semnale, cel generat în buclă și cel aplicat la intrare. În momentul atingerii regimului staționar caracterizat de $f_2=f_1$, defazajul între cele două semnale rămâne constant, cu alte cuvinte, semnalele sunt calate pe fază.

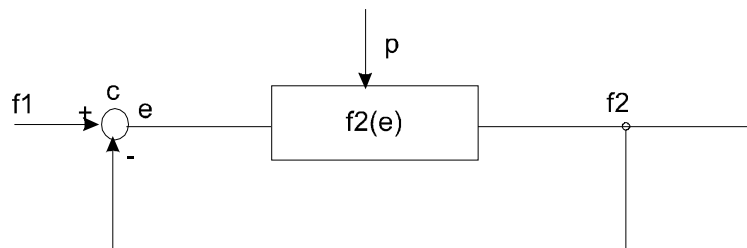


Fig. 15.1.1. Schema bloc a unui sistem de reglaj automat

Pentru a realiza un circuit PLL este nevoie deci de un element de comparație pentru frecvențele celor două semnale (s_2 - de ieșire și s_1 - de intrare) și de un oscilator comandat, capabil să-și modifice frecvența în funcție de semnalul de eroare furnizat de comparator.

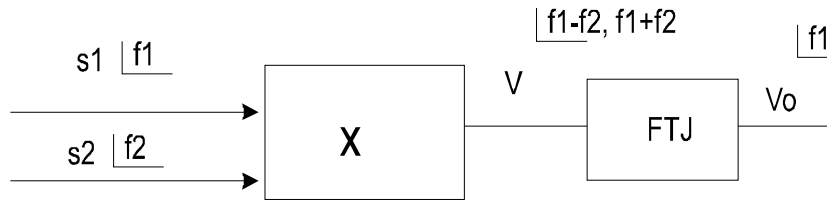


Fig. 15.1.2. Schema bloc a comparatorului de fază

În CI monolitice se utilizează următorul principiu:

a) Compararea frecvențelor

Multiplicând două semnale sinusoidale

$$s_1 = V_1 \cdot \sin(\omega_1 t) \quad \text{și} \quad s_2 = V_2 \cdot \sin(\omega_2 t + \theta)$$

semnalul rezultat conține două armonici, de frecvență f_1+f_2 și f_1-f_2 .

$$s_1 \cdot s_2 = \frac{1}{2} V_1 \cdot V_2 \cdot \left\{ \cos[(\omega_1 - \omega_2)t - \theta] - \cos[(\omega_1 + \omega_2)t + \theta] \right\} \quad (15.1.1)$$

În caz că f_1 și f_2 sunt suficient de apropiate, frecvențele celor două armonici sunt destul de îndepărtate:

$$f_1 - f_2 < f_T < f_1 + f_2 \quad (15.1.2)$$

astfel ca armonica utilă având frecvența $e = f_1 - f_2$ poate fi ușor separată de un filtru trece-jos (FTJ) cu bandă de trecere f_T .

Ca urmare, compararea a două frecvențe poate fi realizată cu un circuit multiplicator, urmat de un FTJ (Fig. 15.1.2). Același raționament este valabil și în cazul că unul sau ambele semnale sunt dreptunghiulare. Produsul lor conține o armonică de joasă frecvență (jf) egală cu diferența frecvențelor fundamentale.

FTJ având răspunsul de frecvență $F(j\omega)$ va reține doar armonică de joasă frecvență, iar semnalul la ieșirea sa va avea forma:

$$v_0(t) = K_\phi \cdot V_1 \cdot V_2 \cdot F(j|\omega_1 - \omega_2|) \cdot \cos[(\omega_1 - \omega_2) \cdot t - \theta] \quad (15.1.3)$$

În relația (15.1.3) K_ϕ reprezintă coeficientul de scară al multiplicatorului.

Tensiunea v_0 de la ieșirea din filtru se numește semnal de eroare, deoarece conține informații în legătură cu eroarea între frecvențele celor două semnale.

Observație: Când cele două frecvențe sunt prea îndepărtate

$$e = f_1 - f_2 > f_T, \quad F(j|\omega_1 - \omega_2|) \rightarrow 0 \quad (15.1.4)$$

iar informația asupra erorii se pierde, deoarece armonică este suprimată complet de FTJ, v_0 rezultând de valoare neglijabilă.

În cazul frecvențelor suficient de apropiate, v_0 acționează asupra oscilatorului, modificându-I frecvența f_2 , până la sincronism, când $f_2 = f_1$ și $\theta = \text{ct.}$ Din acest moment, semnalul de eroare (3) rămâne constant, conform relației :

$$v_0 = K_\phi \cdot V_1 \cdot V_2 \cdot F_0 \cdot \cos\theta = K_D \cdot \cos\theta = K_D \cdot \sin\phi \quad (15.1.5)$$

În expresia de mai sus s-a notat:

F_0 - câștigul static al FTJ (pentru $f=0$);

θ - eroarea de fază, adică defazajul invariant în timp între semnale, în care este inclus și defazajul introdus de FTJ;

$\phi = (\pi/2) - \theta$, unghiul de eroare, adică eroarea de fază considerată față de referința $\pi/2$;

$K_D = K_\phi \cdot V_1 \cdot V_2 \cdot F_0$ - sensibilitatea comparatorului de fază.

Observație: Sensibilitatea reprezintă panta caracteristicii $v_0(\phi)$ pentru variații mici ale unghiului de eroare, când

$$v_0 \approx K_D \cdot \phi \quad (15.1.6)$$

Așa cum se va vedea în continuare, de cele mai multe ori comparatoarele de fază din CI PLL asigură dependența liniară (15.1.6) pe întreg intervalul $\pm \pi/2$ de variație al unghiului (Fig. 15.1. 4)

b) Generarea frecvenței de ieșire f_2

Generatorul semnalului s_2 este un oscilator comandat în tensiune (OCT). Acesta este comandat de către semnalul de eroare v_0 . Pentru $v_0 = 0$, OCT oscilează cu frecvența oscilațiilor libere $f_{osc} = \omega_{osc}/2\pi$. Apariția semnalului s_2 în jurul pulsației libere, până la anularea erorii $\omega_1 - \omega_2$, când

$$\omega_1 = \omega_{osc} + K_0 v_0 \quad (15.1.7)$$

În expresia de mai sus K_0 reprezintă sensibilitatea OCT [rad/sV].

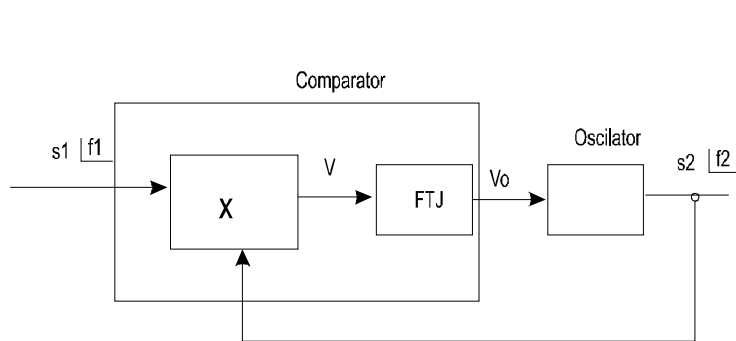


Fig 15.1.3. Schema bloc a unui circuit PLL privit posibil ca sistem de reglaj automat al frecvenței

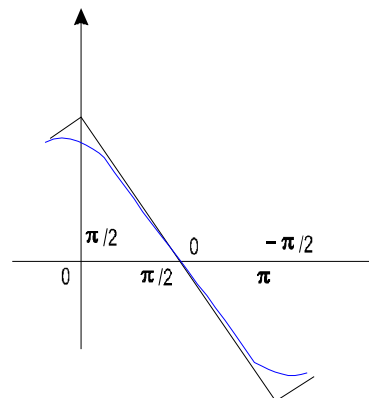


Fig. 15.1.4. Formele de variație pentru semnalul de eroare

Schema bloc a circuitului PLL astfel conceput este prezentată în Fig. 15.1.3.. Circuitul este neliniar, dificil de analizat pentru cazul general. Parametrii și caracteristicile sale experimentale sau liniarizările în jurul punctelor sale de funcționare permit caracterizarea suficientă a acestor circuite în scopul utilizării lor corespunzătoare și a sintezei corecte a circuitelor aferente.

12.1.c. Bucla PLL în regim staționar sincron

În cazul când f_1 este suficient de apropiată de frecvența liberă f_{osc} , reacția negativă permite captarea frecvenței f_1 la ieșire, adică modificarea frecvenței OCT până la valoarea $f_2=f_1$. Circuitul sincronizat pe frecvența prescrisă va fi caracterizat simultan de relațiile (15.1.5) și (15.1.7), adică

$$\omega_1 = \omega_2 = \omega_{osc} + K_0 \cdot K_D \cdot \cos\theta \quad (15.1.8)$$

Se poate observa astfel că la sincronism defazajul între semnalele s_1 și s_2 este constant, iar

$$\cos\theta = (\omega_1 - \omega_{osc}) / K_0 \cdot K_D = (\omega_1 - \omega_{osc}) / K_A \quad (15.1.9)$$

unde $K_A = K_0 \cdot K_D$ este câștigul static în buclă.

Defazajul θ depinde deci de distanța pulsației de referință față de pulsația liberă a OCT și de amplitudinile V_1 și V_2 ale semnalelor (prin K_D - relația (15.1.5)). De obicei circuitele PLL integrate au $V_2 = \text{ct.}$, iar V_1 este limitat la o anumită valoare V_{lim} , indiferent de mărimea reală a amplitudinii semnalului exterior, mai mare ca această limită.

În cazul particular când $\omega_1 = \omega_2 = \omega_{osc}$, adică la sincronizarea buclei pe frecvența oscilațiilor libere, defazajul semnalelor f_1 și f_2 este de $\theta = (\pi/2)$, iar unghiul de eroare și semnalul de comandă a OCT (v_0) sunt nule.

Posibilitatea măririi distanței între f_1 și f_2 este limitată de condiția realizării unui defazaj θ cuprins între 0 și π (Fig. 15.1.4.), limite în interiorul cărora v_0 variază monoton, în concordanță cu modificările diferenței $f_1 - f_{osc}$. Depășirea acestui domeniu înseamnă ieșirea din sincronism, v_0 devine nul iar OCT oscilează pe frecvența liberă de oscilație f_{osc} , frecvența de intrare f_1 nemaiputând fi urmărită.

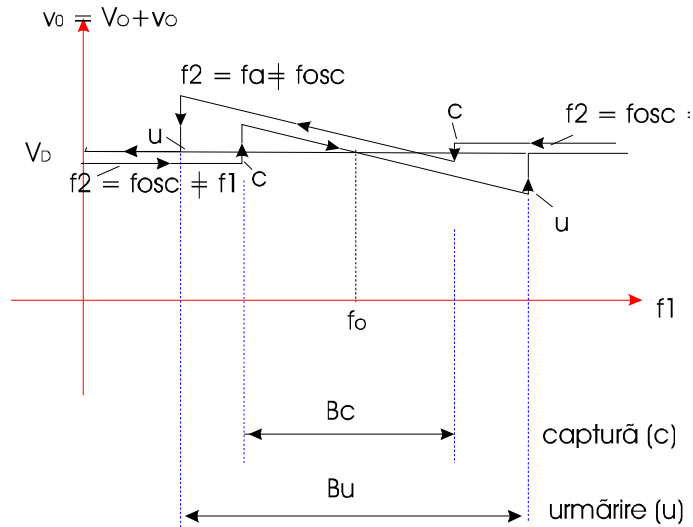


Fig. 15.1.5. Caracteristica statică de transfer a OCT

Schimbarea frecvenței la intrare este sesizată de către v_0 care comandă modificarea frecvenței OCT până la stabilirea egalității $f_1 = f_2 \neq f_{osc}$. Defazajul semnalelor s_1 și s_2 se modifică corespunzător îndepărtându-se de valoarea centrală $\pi/2$.

Pentru a putea caracteriza posibilitatea urmăririi frecvenței de către bucla PLL aflată la sincronism, se definește banda de urmărire Bu:

- banda de urmărire Bu este domeniul frecvențelor în jurul frecvenței centrale f_{osc} în care sistemul PLL poate menține sincronismul cu semnalul de intrare.

Valoarea benzii de urmărire este dată de valoarea maximă a expresiei (15.1.9), adică de condiția de $\cos t = 1$, pentru $f_i = f_u$:

$$Bu = 2 \cdot |f_u - f_{osc}| = K_0 \cdot K_D \cdot \frac{1}{\pi} \quad (15.1.10)$$

Se recomandă ca valoarea semnalului de intrare să fie mai mare decât o anumită valoare specificată în datele de catalog (pentru semnale mici de intrare banda de urmărire se îngustează și se poate pierde sincronismul).

12.1.d. Captarea frecvenței semnalului de intrare

În cazul când f_i diferă mult de f_{osc} , armonicile de la ieșirea multiplicatorului sunt suprimate în întregime de FTJ, iar tensiunea de eroare v_0 este nulă, OCT oscilând pe frecvența proprie f_{osc} .

Pentru a putea intra în sincronism, ar trebui ca oscilatorul să poată oscila pe frecvența $f_2 = f_1$. Pentru aceasta el are nevoie de o tensiune de comandă conform relației

$$v_{0OCT} = \frac{\omega_1 - \omega_{osc}}{K_0}$$

având valori cu mult mai mari cu cât ω_1 este mai independent de ω_{osc} . Această tensiune trebuie furnizată de FTJ (v_0).

Micșorarea distanței $\omega_1 - \omega_{osc}$ permite atingerea limitei pentru care $v_0 = v_{0OCT}$, adică pentru care bucla PLL poate căpăta frecvența f_1 .

În acest sens se definește banda de captare Bc:

- banda de captare Bc este domeniul frecvențelor în jurul frecvenței centrale f_{osc} , pentru bucla PLL poate intra în sincronism cu semnalul de intrare.

Neliniaritatea sistemului nu permite calculul exact al benzii de captură. Un calcul acoperitor (pornind de la condiția $v_{0M} = v_{0OCT}$, pentru $f_i = f_c$) conduce la

$$Bc = 2 \cdot |f_c - f_{osc}| = K_0 \cdot K_D \cdot \frac{F(j\Delta\omega_c)}{\pi} = Bu |F(j\Delta\omega_c)| \quad (15.1.11)$$

unde s-a notat cu

$$\Delta\omega_c = 2 \cdot \pi \cdot |f_c - f_{osc}|$$

Se observă că spre deosebire de banda de urmărire, banda de captură depinde de caracteristica de frecvență a filtrului (F). Ea se reduce odată cu îngustarea benzii de trecere a filtrului. De obicei modulul răspunsului în frecvență al filtrului, $|F|$, este subunitar pentru pulsația ω_c și dec (vezi Fig. 15.1.5)

$$Bc < Bu$$

12.1.e. Bucla PLL în regim tranzitoriu de urmărire

Procesul de urmărire a frecvenței f_1 a semnalului de intrare și de urmărire a modificărilor acesteia, în cazul semnalului calat, cuprinde o perioadă tranzitorie, dependentă de parametrii sistemului PLL: câștigul static K_A și parametrii FTJ. În funcție de aceștia procesul poate fi oscilant sau aperiodic, mai lent sau mai rapid, stabil sau instabil.

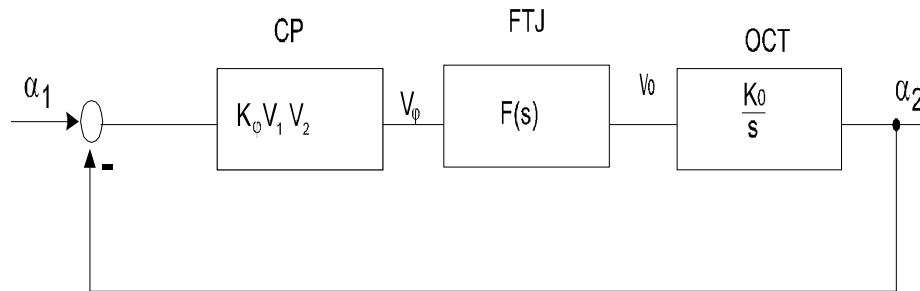


Fig. 15.1.6 . Modelul liniarizat al buclei PLL

În cazul procesului de urmărire regimul tranzitoriu trebuie să fie cât mai scurt, dar suficient de lin. Oscilațiile prea mari ale frecvenței în jurul valorii de referință pot duce ușor la ieșirea din sincronism, prin depășirea benzii de urmărire. De aceea parametrii buclei trebuie aleși încât să asigure o variație a unghiului de eroare în limita $\pm\pi/2$ și un compromis între abaterea maximă în regim tranzitoriu și timpul de repaus. Comportarea buclei PLL în regim tranzitoriu se poate studia considerând modelul simplificat liniarizat (Fig. 15.1.6)

Funcția de transfer a buclei PLL va fi de forma

$$H(s) = \frac{K_A \cdot F(s)}{s + K_A \cdot F(s)} \quad (15.1.12)$$

unde K_A este amplificarea buclei iar $F(s)$ funcția de transfer a FTJ.

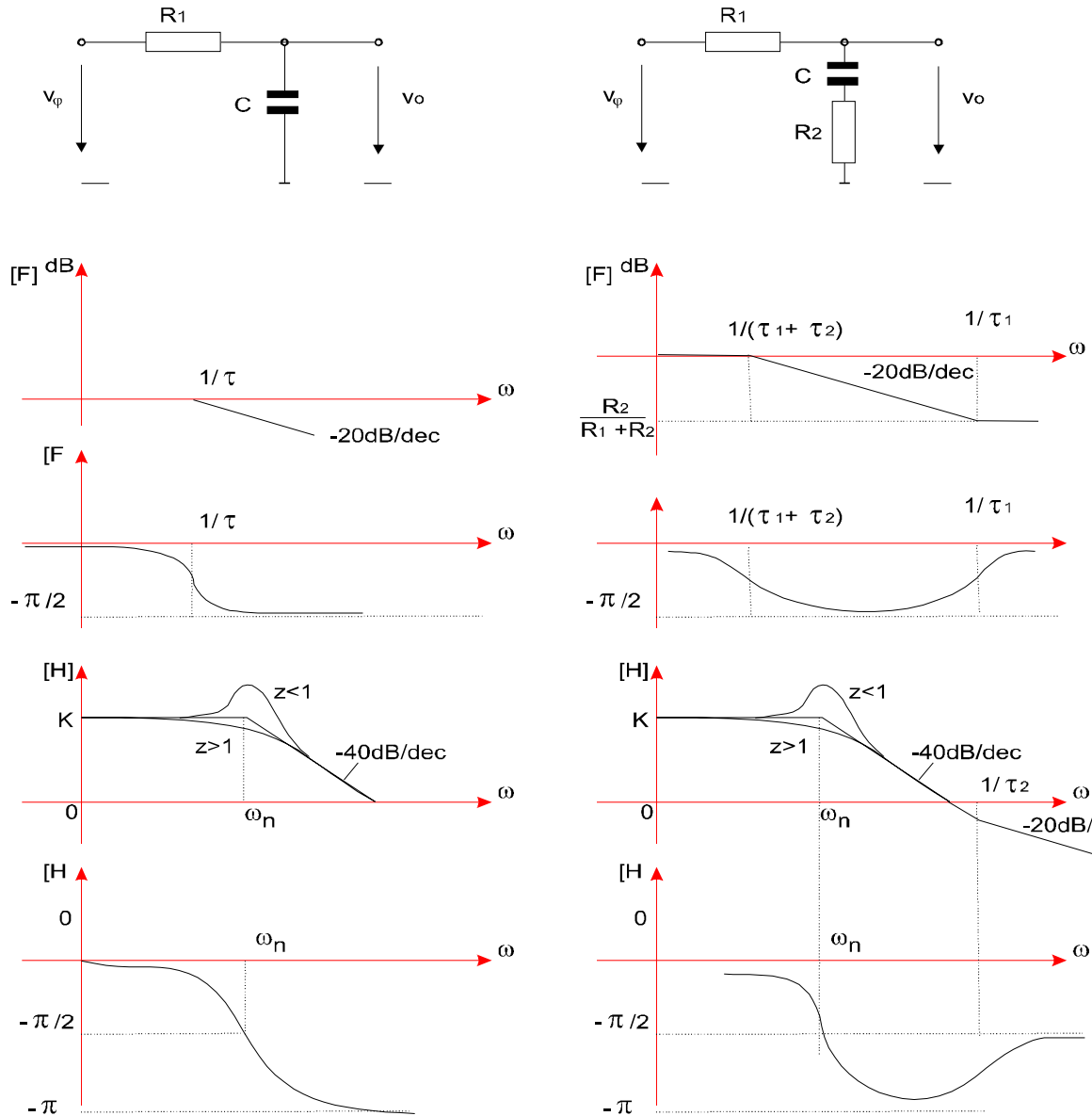


Fig. 12.1.7. Configurații de FTJ, caracteristicile lor de frecvență și caracteristicile de frecvență ale buclei PLL având aceste FTJ.

$$H(s) = \frac{K}{\left(\frac{s}{\omega_n}\right)^2 + \frac{2z}{\omega_n}s + 1}$$

$$H(s) = \frac{K(1 + s\tau_2)}{\left(\frac{s}{\omega_n}\right)^2 + \frac{2z}{\omega_n}s + 1}$$

Pulsăția la care se anulează numitorul funcției de transfer se numește pulsăție proprie sau pulsăție naturală (ω_n) și depinde de FTJ utilizat (Fig. 15.1.7)

Pentru filtrul din Fig. 15.1.7.a. $\omega_n = \sqrt{\frac{K_A}{R_1 \cdot C}}$

iar pentru filtrul din Fig. 15.1.7.b. $\omega_n = \sqrt{\frac{K_A}{R_1 \cdot C + R_2 \cdot C}}$ (unde $K_A = K_0 K_D$)

Pulsația naturală ω_0 caracterizează atât banda de trecere a buclei PLL calate cât și durata regimului tranzitoriu, invers proporțională cu aceasta. Valoarea aproximativă a timpului de captură este $t_c \approx \frac{(\omega_1 - \omega_{osc})^2}{2 \cdot z \cdot \omega_n}$, unde z este coeficientul de amortizare a filtrului, valoarea sa optimă fiind 0,707.

Banda de trecere $f_n = \frac{\omega_n}{2\pi}$ (a buclei PLL) indică variațiile de frecvență în jurul frecvenței staționare, admise de bucla PLL. Dacă sincronizarea se face pe frecvența f , semnalele având frecvența mai mare ca valoarea $f+f_n$ vor fi suprimate. Aceasta permite separarea semnalului util de zgomote sau alte semnale nedorite. Micșorarea exagerată a benzii de trecere f_n în scopul măririi imunității la zgomote, mărește însă timpul de stabilire atât în procesul de urmărire, cât și în cel de captură. Parametrii ω_0 și z sunt direct determinați de FTJ utilizat.

12.1.f. Bucla PLL utilizată ca demodulator pentru semnale MF

Așa cum s-a arătat, tensiunea de eroare v_0 se modifică odată cu variația frecvenței f_1 , la intrare. Dacă semnalul s_1 este modulat în frecvență, v_0 va urmări variațiile semnalului modulator.

Dacă $m(t)$ este semnalul modulator, frecvența semnalului de intrare va fi

$$f_1 = f_{osc} + \Delta f \cdot m(t) \quad (15.1.13)$$

Δf fiind deviația de frecvență față de frecvența centrală f_{osc} . Știind că semnalul eroare este de forma (7)

$$v_0 = \frac{\omega_2 - \omega_{osc}}{K_0} \quad (15.1.14)$$

și că la sincronism $\omega_2 = \omega_1$, rezultă că:

$$v_0 = \frac{2\pi(f_1 - f_{osc})}{K_0} = \frac{2\pi \cdot \Delta f \cdot m(t)}{K_0} \quad (15.1.15)$$

Prin urmare în bucla PLL calată, semnalul de eroare v_0 care apare la ieșirea FTJ este proporțional cu semnalul modulator $m(t)$. De aici rezultă posibilitatea utilizării buclei ca demodulator pentru semnale MF, conform schemei bloc reprezentate în Fig. 15.1.8.

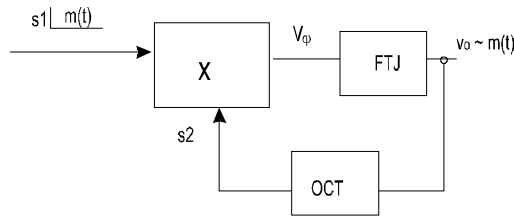


Fig. 15.1.8 . Schema bloc a buclei PLL utilizată ca demodulator pentru semnale MF.

O funcționare corectă presupune menținerea semnalului de intrare în banda de urmărire (pentru a nu se pierde sincronismul) și în banda de trecere (pentru ca semnalul de ieșire să nu fie distorsionat ca urmare a suprimării armonicelor superioare).

Influența zgomotelor.

Zgomotele alterează atât amplitudinea cât și faza semnalelor utile și sunt echivalente unor semnale $n(t)$ aleatoare care modulează semnalul de intrare în amplitudine și frecvență:

$$s_1(t) = V_1 \cdot (1 + n_1(t)) \cdot \cos \left[\omega_{osc} \cdot t + \Delta \omega \cdot \int_0^t m(q) dq + n_2(t) \right] \quad (15.1.16)$$

$n_1(t)$ și $n_2(t)$ reprezentând zgomote în banda de trecere a buclei PLL.

Evitarea modulației nedorite de amplitudine se face prin aplicarea unui semnal de intrare cu amplitudine V_1 suficient de mare iar evitarea modulației parazite de frecvență se face prin micșorarea benzii de trecere a buclei și asigurarea unui raport semnal/zgomot suficient de mare (cel puțin 6 dB).

15.1.g. Concluzii

Captarea frecvenței f_1 a semnalului de intrare se poate face în limitele de captură B_c , dacă

$$2|f_1 - f_{osc}| \leq B_c$$

În caz contrar trebuie luate măsuri de micșorare a distanței între f_1 și frecvența oscilației libere f_{osc} a OCT, prin

- modificarea frecvenței semnalului de intrare
- modificarea frecvenței libere a OCT.

Odată sincronizat, semnalul generat de OCT urmărește variațiile de frecvență ale semnalului de intrare atât timp cât aceste variații sunt cuprinse în limitele benzii de urmărire B_u , adică

$$2|f_1 - f_{osc}| < B_c$$

Depășirea benzii de urmărire duce la ieșirea din sincronism, iar resincronizarea sistemului se face în banda de captură

$$B_c < B_u$$

În regim staționar sincron frecvența f_2 a semnalului generat de OCT este egală cu frecvența f_1 a semnalului de intrare. Defazajul al acestor semnale depinde de f_1 și de parametrii buclei PLL. La sincronizare pe frecvența centrală f_{osc} , defazajul θ între cele două semnale este de $\pi/2$. Pentru ca semnalele să poată să rămână calate, trebuie să rămână în limitele 0 și π . În literatura de specialitate

se ia frecvent în considerare unghiul de eroare = $(\pi/2) - \theta$, unghi care trebuie să fie cuprins între $\pm\pi/2$ pentru păstrarea sincronismului.

Parametrii buclei PLL se aleg în funcție de aplicația concretă a circuitului, căutând să se asigure performanțele statice și dinamice dorite. Circuitul PLL se utilizează în două direcții fundamentale.

a) Cu filtrul urmăritor de bandă îngustă, prin sincronizarea circuitului cu semnale afectate de zgomot.

Semnalul la ieșirea OCT urmărește frecvența f_i a semnalului aplicat la intrare, atât timp cât aceasta este cuprinsă în banda de urmărire. Bucla PLL trebuie să prezinte o bandă f_n de trecere redusă, pentru a suprima în mod corespunzător zgomotele care însoțesc semnalul. Limita inferioară a acestuia trebuie să ia în considerare cerințele de stabilitate și de asigurare a unei durate corespunzătoare a regimului tranzitoriu.

b) Ca demodulator pentru semnale MF

Semnalul de la ieșirea FTJ este proporțional cu semnalul modulator al frecvenței f_i . Banda de trecere a buclei trebuie să fie suficient de largă pentru a reda corect semnalul modulator dar să asigure totdeauna suprimarea zgomotelor. De asemenea, eroarea de fază, care urmărește modificările frecvențe, trebuie să rămână în permanență în limita $\pm\pi/2$, pentru evitarea ieșirii din sincronism.

Instabilitatea în funcționarea buclei, urmată de ieșirea din sincronism se datorează în general unor valori ale amplitudinii semnalului de intrare sub limita admisă, unui câștig K_A prea mare, sau unei benzi prea înguste a FTJ.

Ținând cont de cele de mai sus, în alegerea parametrilor de proiectare se fac următoarele recomandări:

1. Câștigul în buclă se alege în funcție de banda de urmărire B_u dorită, conform relației (15.1.10)

2. Coeficientul de amortizare optim este de 0,707.

3. Pulsăția naturală se alege în funcție de tipul aplicațiilor mai sus prezentate și influențează banda de zgomot, timpul de captură și evoluția semnalelor în regim tranzitoriu. Ea trebuie să fie cât mai redusă pentru a minimiza efectul zgomotelor, dar, în același timp, suficient de largă pentru a asigura o bună comportare în regim tranzitoriu și o urmărire perfectă a frecvenței semnalului modulator.

15.2. Circuitul integrat β E 565

15.2.a. Prezentarea circuitului

Circuitul PLL de tip β E 565, de producție românească, prelucrează semnale având frecvența de până la 500 kHz. Schema bloc este prezentă în *Fig. 15.2.1.* și conține comparatorul de fază CP, amplificatorul A cu rețeaua R_1C având rol de FTJ și oscilatorul comandat în tensiune OCT. Tipul FTJ și parametrii săi depind de componentele C sau R_2C conectate la terminalul 7, iar frecvența liberă a OCT se fixează cu R_0 și C_0 la terminalele 8 și 9. Ieșirea circuitului este la terminalul 4 sau 4, după cum acesta joacă rol de filtru urmăritor de bandă îngustă sau demodulator MF.

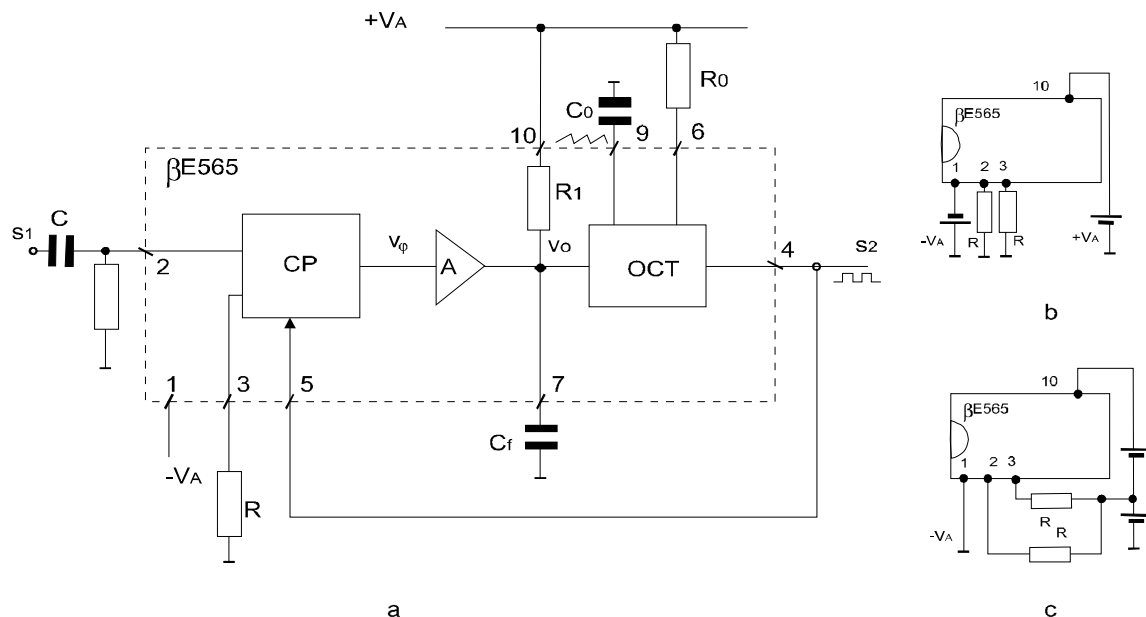


Fig. 15.2.1. Schema bloc a circuitului PLL $\beta E 565$ (a) și posibilitatea de alimentare (b- cu două surse, c - cu o sursă)

Alimentarea se face în c.c. de la două surse (Fig. 15.2.1.b) sau de la o sursă (Fig. 15.2.1.c). Etajul diferențial de intrare al CP necesită o polarizare în c.c. care se realizează conectând rezistențele R la bornele de intrare și la potențialul median de alimentare. Tensiunea de alimentare simetrică poate fi cuprinsă în limitele $\pm 5 \text{ V} - \pm 12 \text{ V}$

Aplicațiile circuitului $\beta E 565$ (vezi Fig. 15.3.1.) rezultă din posibilitățile de prezentare pentru cazul general:

- demodulator MF
- decodificator FSK (Frequency Shift Keying)
- sinteze frecvențelor prin divizare sau multiplicare
- convertor frecvență-tensiune

12.2.b. Date de catalog ale CI BE 565

Valori limită:

- Tensiunea de alimentare $\pm 12 \text{ V}$ (terminalele 10,1)
- Tensiunea diferențială la intrare $\pm 1 \text{ V}$ (terminalele 2,3)
- Puterea disipată 500 mW

Parametrii electrici pentru tensiunea de alimentare $\pm$

CP: Nivelul minim al semnalului de intrare pentru funcționarea în limitele 100 mV

Valoarea tensiunii de ieșire de mod comun $4,5 \text{ V}$

Tendința de dezechilibru (între terminale 6 și 7) 100 mV

Tensiunea de referință de c.c. (terminalul 6) $0,88 V_{cc}$

Stabilitatea CP $K_D = 0,68 \text{ V/rad}$

OCT: Semnal dreptunghiular (terminal 4) $5,4 \text{ V v-v}$

Semnal triunghiular (terminal 9) $2,4 \text{ V v-v}$

Frecvența oscilației libere $f_{osc} = 1/(3,7 R_0 C_0)$

frecvența maximă de lucru 500 kHz

Sensibilitatea OCT $K_0 = 4,1 \text{ rad/secV}$

Performanțele circuitului în bucla închisă:

Câștigul static A_1 buclei $K_A = 2,8 f_{osc} [\text{sec}^{-1}]$.

Amplitudinea semnalului demodulat pentru o deviație de 10% este de 800mV

Pentru o tensiune de alimentare oarecare V_A sunt valabile relațiile:

$$K_A = 33,6 \cdot f_{osc} / V_A$$

Pentru mărirea stabilității buclei se recomandă plasarea unui condensator de 1 nF între bornele 6 și 7.

12.3.

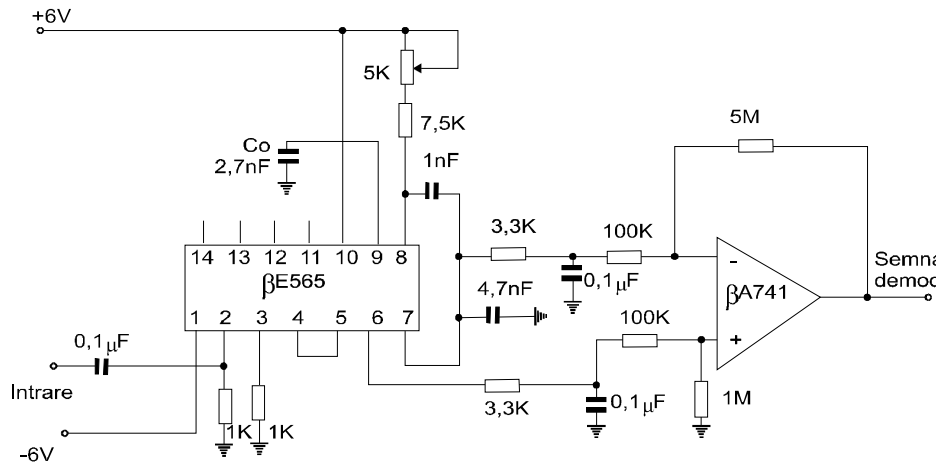


Fig. 15.2.2. Schema de test

Desfășurarea lucrării

1. Se identifică montajul de laborator care corespunde schemei de test recomandată de fabricant.
2. Se alimentează montajul (+6V) și se determină frecvența liberă de oscilație f_{osc} la ieșirea OCT.
3. Se aplică la intrarea montajului un semnal cu frecvența crescătoare și se urmărește cu osciloscopul momentul când se produce calarea buclei ($f_l = f_{osc}$ și $v_0 = 0$). Frecvența respectivă este limita inferioară a benzii de captură.
4. După calarea buclei se scade frecvența semnalului de intrare și se determină valoarea la care se pierde sincronismul. Aceasta reprezintă limita inferioară a benzii de urmărire
5. Se aplică la intrarea montajului un semnal cu frecvența descrescătoare și se urmărește cu osciloscopul momentul când se produce calarea buclei. Frecvența obținută reprezintă limita superioară a benzii de captură.
6. După calarea buclei se crește din nou frecvența semnalului de intrare și se determină valoarea la care se pierde sincronismul. Aceasta reprezintă limita superioară a benzii de urmărire.
7. Se modifică filtrul FTJ (vezi cap.1.e.) și se refac determinările anterioare.
8. Se modifică tensiunea de alimentare V_A și se repetă determinările f_{osc} , B_c , B_u .
9. Se compară valorile obținute experimental cu cele determinate teoretic.

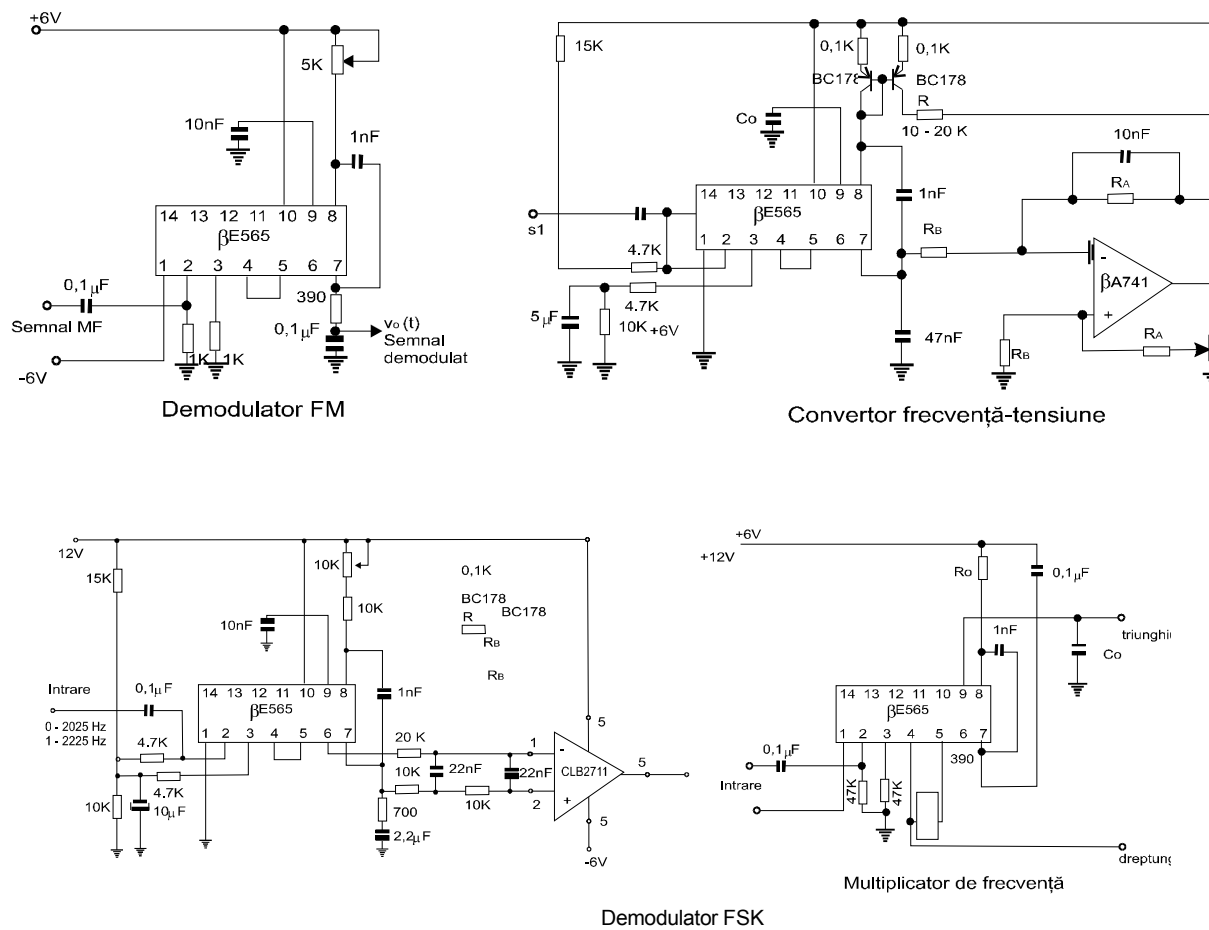


Fig.15.3.1. Aplicații tipice ale circuitului PLL BE 565

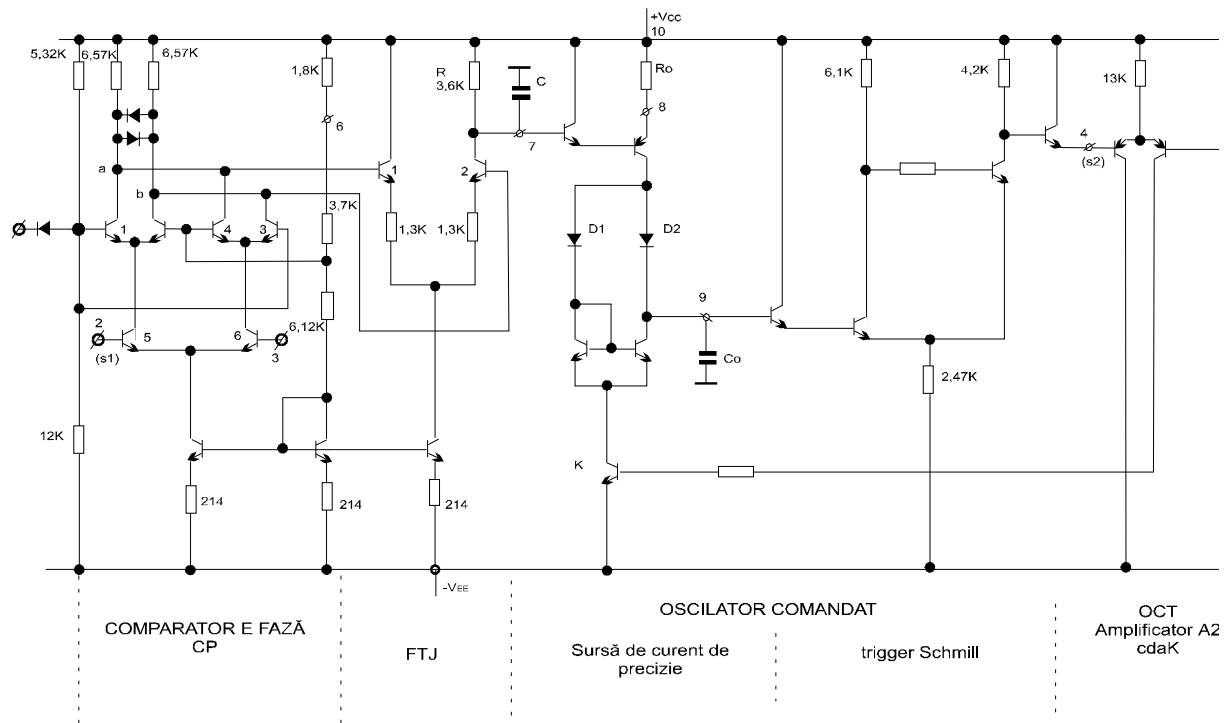


Fig. 15.3.2. Schema electrică a circuitului PLL BE 565

15.4. Întrebări

1. Ce parametri ai buclei PLL sunt influențați de funcția de transfer a FTJ și în ce mod? Se regăsește acest răspuns în determinările experimentale?
2. Cum poate fi modificată banda de captură B_c și banda de urmărire B_u ? Exemplificați cu datele experimentale.
3. Modificarea tensiunii de alimentare afectează parametrii circuitului PLL 565? Exemplificați cu date experimentale.
4. Ce deosebiri apar la proiectarea unei bucle PLL care lucrează ca demodulator MF față de utilizarea ca decodor FSK.
5. Cum lucrează bucla PLL ca multiplicator de frecvență? Dar ca divizor de frecvență?

15.5. Conținutul referatului

- schema de măsură utilizată și valoarea componentelor utilizate
- valorile determinate experimental pentru f_{osc} , B_c și B_u în diverse condiții de lucru ((VA, FTJ)
- valorile determinate teoretic pentru aceiași parametri în condițiile specificate și exemplificarea eventualelor deosebiri care apar.
- răspunsul la întrebări

Bibliografie

Repeanu R. ș.a.

- Circuite integrate analogice, catalog Ed. tehnică, București, 1983

Simion E. ș.a.

- Montaje electronice cu circuite integrate analogice, Ed. Dacia,